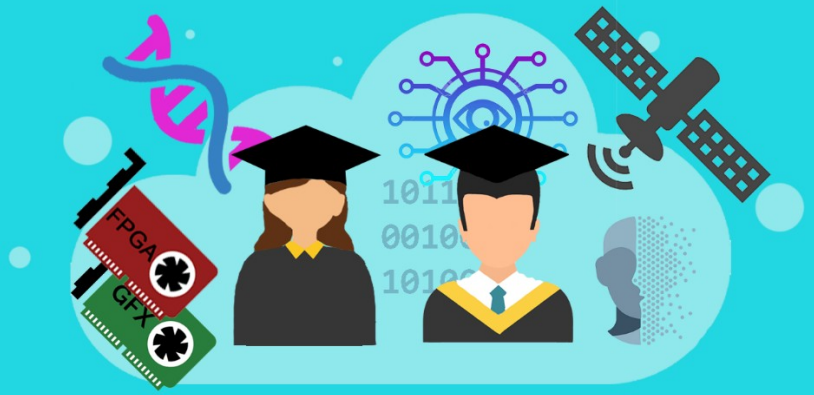


# Diploma Thesis

Microprocessors and  
Digital Systems  
Laboratory



## ΣΧΕΔΙΑΣΗ ΚΑΙ ΥΛΟΠΟΙΗΣΗ ΕΝΟΣ VIRTUAL FPGA

Οι επαναδιαμορφούμενες αρχιτεκτονικές, γνωστές και με τον αγγλικό όρο FPGAs (Field-Programmable Gate Arrays), αποτελούν μια σημαντική τεχνολογία, η οποία επιτρέπει στους σχεδιαστές ψηφιακών συστημάτων την αποδοτική υλοποίηση αλγορίθμων που εμφανίζουν απαιτήσεις για υψηλές επιδόσεις και χαμηλή κατανάλωση ενέργειας. Επιπλέον, σε αντίθεση με τις προσεγγίσεις υλικού ειδικού σκοπού (ASIC), οι αρχιτεκτονικές FPGA επιτρέπουν τον επαναπρογραμματισμό τους ακόμη και κατά τη διάρκεια λειτουργίας τους.

Στα πλαίσια της παρούσης εργασίας θα αναπτυχθεί ένα περιβάλλον σχεδιασμού και υλοποίησης αρχιτεκτονικών FPGA τύπου νησίδας (island-style), παρόμοιο με αυτό που χρησιμοποιείται κατά κόρον στις εμπορικά διαθέσιμες πλακέτες. Ως είσοδο στο συγκεκριμένο σχεδιαστικό περιβάλλον, ο χρήστης θα καθορίζει βασικές παραμέτρους της αρχιτεκτονικής του FPGA (π.χ. διαστάσεις πλέγματος, τύπος καλωδίωσης, κτλ) μέσω μιας φιλικής διεπαφής (GUI), ενώ η έξοδος θα αποτελείται από τα αρχεία VHDL που θα περιγράφουν τη συγκεκριμένη αρχιτεκτονική.

Για τον προγραμματισμό της αρχιτεκτονικής θα χρησιμοποιηθεί το ακαδημαϊκό περιβάλλον MEANDER, το οποίο είναι διαθέσιμο μέσω της ιστοσελίδας <http://proteas.microlab.ntua.gr>

**ΕΠΙΚΟΙΝΩΝΙΑ:** Prof. Dimitrios Soudris: ([dsoudris@microlab.ntua.gr](mailto:dsoudris@microlab.ntua.gr)), Επ. Καθηγητής Κων/νος Σιώζιος, Τομέας Ηλεκτρονικής και Ηλεκτρονικών Υπολογιστών, Τμήμα Φυσικής, Τηλ: (+30)2310998774, E-Mail: [ksiop@auth.gr](mailto:ksiop@auth.gr), <http://users.auth.gr/ksiop>